



(12)发明专利申请

(10)申请公布号 CN 110136637 A  
(43)申请公布日 2019.08.16

(21)申请号 201910398881.X

(22)申请日 2019.05.14

(71)申请人 京东方科技集团股份有限公司  
地址 100015 北京市朝阳区酒仙桥路10号

(72)发明人 刘冬妮 玄明花 岳晗 肖丽  
陈亮 陈昊

(74)专利代理机构 北京安信方达知识产权代理  
有限公司 11262  
代理人 解婷婷 曲鹏

(51)Int.Cl.  
G09G 3/32(2016.01)

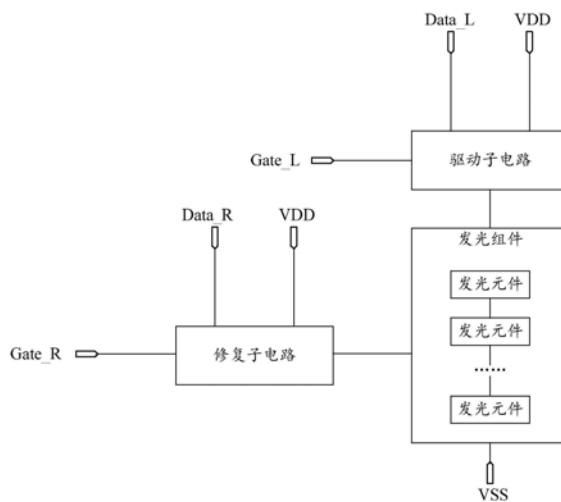
权利要求书3页 说明书13页 附图16页

(54)发明名称

一种像素电路及其驱动方法、显示装置

(57)摘要

一种像素电路及其驱动方法、显示装置,其中,像素电路包括:驱动子电路、修复子电路和发光组件,发光组件包括:N个串联的发光元件;驱动子电路,分别与驱动扫描端、驱动数据端、第一电源端和发光组件连接,用于在驱动扫描端和驱动数据端的控制下,向发光组件提供驱动电流;修复子电路,分别与修复扫描端、修复数据端、第一电源端和发光组件连接,用于在至少一个发光元件能够正常发光的状态下,在修复扫描端和修复数据端的控制下,向至少一个能够正常发光的发光元件提供驱动电流;发光组件还与第二电源端连接。本申请提供的像素电路提升了显示产品的显示品质,进而提高了显示产品的良品率。



CN 110136637 A

1. 一种像素电路,其特征在于,包括:驱动子电路、修复子电路和发光组件,所述发光组件包括:N个串联的发光元件;

所述驱动子电路,分别与驱动扫描端、驱动数据端、第一电源端和所述发光组件连接,用于在驱动扫描端和驱动数据端的控制下,向所述发光组件提供驱动电流;

所述修复子电路,分别与修复扫描端、修复数据端、第一电源端和所述发光组件连接,用于在至少一个发光元件能够正常发光的状态下,在修复扫描端和修复数据端的控制下,向所述至少一个能够正常发光的发光元件提供驱动电流;

所述发光组件还与第二电源端连接。

2. 根据权利要求1所述的像素电路,其特征在于,所述驱动子电路包括:第一晶体管、驱动晶体管和第一电容;

所述第一晶体管的控制极与驱动扫描端连接,所述第一晶体管的第一极与驱动数据端连接,所述第一晶体管的第二极与所述驱动晶体管的控制极连接;

所述驱动晶体管的控制极与所述第一电容的第一端连接,所述驱动晶体管的第一极与所述发光组件连接,所述驱动晶体管的第二极与第一电源端连接;

所述第一电容的第二端与第一电源端连接。

3. 根据权利要求1所述像素电路,其特征在于,所述发光元件包括:微型发光二极管或者次毫米发光二极管。

4. 根据权利要求3所述的像素电路,其特征在于,第一个发光元件的阳极与所述驱动晶体管的第一极连接,第*i*个发光元件的阴极与第*i*+1个发光元件的阳极连接,第*N*个发光元件的阴极与第二电源端连接,其中, $1 \leq i \leq N-1$ 。

5. 根据权利要求1所述的像素电路,其特征在于,所述修复扫描端和所述修复数据端的数量均为*N*个,所述修复子电路包括:*N*个修复模块,所述修复模块与所述发光元件一一对应;

第*i*个修复模块,分别与第*i*个修复扫描端、第*i*个修复数据端、第一电源端和第*i*个发光元件连接,用于在第*i*个发光元件正常发光的状态下,在第*i*个修复扫描端和第*i*个修复数据端的控制下,向第*i*个发光元件提供驱动电流,还用于在第*i*个发光元件无法正常发光的状态下,在第*i*个修复扫描端和第*i*个修复数据端的控制下,短路第*i*个发光元件, $1 \leq i \leq N$ 。

6. 根据权利要求5所述的像素电路,其特征在于,第*i*个修复模块包括:节点控制单元和发光控制单元;

所述节点控制单元,分别与第*i*个修复扫描端、第*i*个修复数据端、第*i*节点和第一电源端连接,用于在第*i*个修复扫描端的控制下,向第*i*节点提供第*i*个修复数据端的信号,还用于在第一电源端的控制下,维持第*i*节点的信号的电位;

所述发光控制单元,分别与第*i*节点和第*i*个发光元件连接,用于在第*i*个发光元件正常发光的状态下,在第*i*节点的控制下,向第*i*个发光元件提供驱动电流,还用于在第*i*个发光元件无法正常发光的状态下,在第*i*节点的控制下,短路第*i*个发光元件。

7. 根据权利要求6所述的像素电路,其特征在于,第*i*个修复模块的节点控制单元包括:第2*i*晶体管和第*i*+1电容;

所述第2*i*晶体管的控制极与第*i*个修复扫描端连接,所述第2*i*晶体管的第一极与第*i*个修复数据端连接,所述第2*i*晶体管的第二极与第*i*节点连接;

所述第 $i+1$ 电容的第一端与第 $i$ 节点连接,所述第 $i+1$ 电容的第二端与第一电源端连接。

8. 根据权利要求6所述的像素电路,其特征在于,第 $i$ 个修复模块的发光控制单元包括:第 $2i+1$ 晶体管;

所述第 $2i+1$ 晶体的控制极与第 $i$ 节点连接,所述第 $2i+1$ 晶体的第一极与第 $i$ 个发光元件的阳极连接,所述第 $2i+1$ 晶体的第二极与第 $i$ 个发光元件的阴极连接。

9. 根据权利要求5所述的像素电路,其特征在于, $N$ 个修复扫描端与驱动扫描端为同一信号端。

10. 根据权利要求5所述的像素电路,其特征在于, $N$ 个修复数据端为同一信号端。

11. 根据权利要求1所述的像素电路,其特征在于,所述驱动子电路包括:第一晶体管、驱动晶体管和第一电容,所述修复子电路包括:第二晶体管~第 $2N+1$ 晶体管和第二电容~第 $N+1$ 电容;

所述第一晶体的控制极与驱动扫描端连接,所述第一晶体的第一极与驱动数据端连接,所述第一晶体的第二极与所述驱动晶体的控制极连接;

所述驱动晶体的控制极与所述第一电容的第一端连接,所述驱动晶体的第一极与第一个发光元件的阳极连接,所述驱动晶体的第二极与第一电源端连接;

所述第一电容的第二端与第一电源端连接;

所述第 $2i$ 晶体的控制极与第 $i$ 个修复扫描端连接,所述第 $2i$ 晶体的第一极与第 $i$ 个修复数据端连接,所述第 $2i$ 晶体的第二极与第 $i$ 节点连接;

所述第 $i+1$ 电容的第一端与第 $i$ 节点连接,所述第 $i+1$ 电容的第二端与第一电源端连接;

所述第 $2i+1$ 晶体的控制极与第 $i$ 节点连接,所述第 $2i+1$ 晶体的第一极与第 $i$ 个发光元件的阳极连接,所述第 $2i+1$ 晶体的第二极与第 $i$ 个发光元件的阴极连接;

所述第 $N$ 个发光元件的阴极与第二电源端连接, $1 \leq i \leq N$ 。

12. 一种显示装置,其特征在于,包括:多个子像素,每个子像素包括:如权利要求1~11任一项所述的像素电路。

13. 根据权利要求12所述的显示装置,其特征在于,所述显示装置还包括:检测模块和控制模块;

所述检测模块,分别与像素电路、读取信号线和检测扫描端连接,用于在检测扫描端的控制下,向读取信号线输出像素电路的亮度对应的检测电流;

所述控制模块,分别与读取信号线、 $N$ 个修复扫描端和 $N$ 个修复数据端连接,用于根据所述检测电流,判断所述像素电路对应的子像素是否正常发光,还用于在子像素无法正常发光的状态下,识别子像素中无法正常发光的发光元件,还用于控制 $N$ 个修复扫描端和 $N$ 个修复数据端的信号,以使得在第 $i$ 个发光元件正常发光的状态下,向第 $i$ 个发光元件提供驱动电流,或者,在第 $i$ 个发光元件无法正常发光的状态下,短路第 $i$ 个发光元件。

14. 根据权利要求13所述的装置,其特征在于,所述检测模块包括:第 $2N+2$ 晶体管和光电二极管;

所述第 $2N+2$ 晶体的控制极与检测扫描端连接,所述第 $2N+2$ 晶体的第一极与光电二极管的阳极连接,所述第 $2N+2$ 晶体的第二极与读取信号线连接;

所述光电二极管的阴极与像素电路连接。

15. 一种像素电路的驱动方法,其特征在于,用于驱动如权利要求1~12任一项所述的

像素电路,所述方法包括:

在驱动扫描端和驱动数据端的控制下,驱动子电路向发光组件提供驱动电流;

在至少一个发光元件能够正常发光的状态下,在修复数据端和修复扫描端的控制下,修复子电路向至少一个能够正常发光的发光元件提供驱动电流。

## 一种像素电路及其驱动方法、显示装置

### 技术领域

[0001] 本文涉及显示技术领域,具体涉及一种像素电路及其驱动方法、显示装置。

### 背景技术

[0002] 微型发光二极管(Micro Light-Emitting Diode,简称Micro LED)/次毫米发光发光二极管(Mini Light-Emitting Diode,简称Mini LED)因其体积小、耗电量小、产品寿命长等优点有望成为下一代主流显示技术。

[0003] 相关技术中,在制作显示产品时,先形成Micro LED/Mini LED,然后将Micro LED/Mini LED转印显示基板上。具体的,显示产品包括:多个子像素,每个子像素中包括:Micro LED/Mini LED和像素电路,其中,像素电路用于为对应的子像素中的Micro LED/Mini LED提供驱动电流,以使得Micro LED/Mini LED发光,进而实现子像素。另外,为了提高显示产品的显示亮度,在相关技术中,像素电路驱动多个串联的Micro LED/Mini LED发光。

[0004] 经发明人研究发现,相关技术中的像素电路中只要一个Micro LED/Mini LED无法正常发光,像素电路中的所有Micro LED/Mini LED均无法正常发光,使得像素电路对应的子像素无法发光,影响了显示产品的显示品质,进而降低了显示产品的良品率。

### 发明内容

[0005] 本申请提供了一种像素电路及其驱动方法、显示装置,以解决像素电路中只要一个Micro LED/Mini LED无法正常发光导致的像素电路对应的子像素无法正常发光的技术问题,提升了显示产品的显示品质,进而提高了显示产品的良品率。

[0006] 第一方面,本申请提供一种像素电路,包括:驱动子电路、修复子电路和发光组件,所述发光组件包括:N个串联的发光元件;

[0007] 所述驱动子电路,分别与驱动扫描端、驱动数据端、第一电源端和所述发光组件连接,用于在驱动扫描端和驱动数据端的控制下,向所述发光组件提供驱动电流;

[0008] 所述修复子电路,分别与修复扫描端、修复数据端、第一电源端和所述发光组件连接,用于在至少一个发光元件能够正常发光的状态下,在修复扫描端和修复数据端的控制下,向所述至少一个能够正常发光的发光元件提供驱动电流;

[0009] 所述发光组件还与第二电源端连接。

[0010] 可选地,所述驱动子电路包括:第一晶体管、驱动晶体管和第一电容;

[0011] 所述第一晶体管的控制极与驱动扫描端连接,所述第一晶体管的第一极与驱动数据端连接,所述第一晶体管的第二极与所述驱动晶体管的控制极连接;

[0012] 所述驱动晶体管的控制极与所述第一电容的第一端连接,所述驱动晶体管的第一极与所述发光组件连接,所述驱动晶体管的第二极与第一电源端连接;

[0013] 所述第一电容的第二端与第一电源端连接。

[0014] 可选地,所述发光元件包括:微型发光二极管或者次毫米发光二极管。

[0015] 可选地,第一个发光元件的阳极与所述驱动晶体管的第一极连接,第i个发光元件

的阴极与第 $i+1$ 个发光元件的阳极连接,第 $N$ 个发光元件的阴极与第二电源端连接,其中, $1 \leq i \leq N-1$ 。

[0016] 可选地,所述修复扫描端和所述修复数据端的数量均为 $N$ 个,所述修复子电路包括: $N$ 个修复模块,所述修复模块与所述发光元件一一对应;

[0017] 第 $i$ 个修复模块,分别与第 $i$ 个修复扫描端、第 $i$ 个修复数据端、第一电源端和第 $i$ 个发光元件连接,用于在第 $i$ 个发光元件正常发光的状态下,在第 $i$ 个修复扫描端和第 $i$ 个修复数据端的控制下,向第 $i$ 个发光元件提供驱动电流,还用于在第 $i$ 个发光元件无法正常发光的状态下,在第 $i$ 个修复扫描端和第 $i$ 个修复数据端的控制下,短路第 $i$ 个发光元件, $1 \leq i \leq N$ 。

[0018] 可选地,第 $i$ 个修复模块包括:节点控制单元和发光控制单元;

[0019] 所述节点控制单元,分别与第 $i$ 个修复扫描端、第 $i$ 个修复数据端、第 $i$ 节点和第一电源端连接,用于在第 $i$ 个修复扫描端的控制下,向第 $i$ 节点提供第 $i$ 个修复数据端的信号,还用于在第一电源端的控制下,维持第 $i$ 节点的信号的电位;

[0020] 所述发光控制单元,分别与第 $i$ 节点和第 $i$ 个发光元件连接,用于在第 $i$ 个发光元件正常发光的状态下,在第 $i$ 节点的控制下,向第 $i$ 个发光元件提供驱动电流,还用于在第 $i$ 个发光元件无法正常发光的状态下,在第 $i$ 节点的控制下,短路第 $i$ 个发光元件。

[0021] 可选地,第 $i$ 个修复模块的节点控制单元包括:第 $2i$ 晶体管和第 $i+1$ 电容;

[0022] 所述第 $2i$ 晶体管的控制极与第 $i$ 个修复扫描端连接,所述第 $2i$ 晶体管的第一极与第 $i$ 个修复数据端连接,所述第 $2i$ 晶体管的第二极与第 $i$ 节点连接;

[0023] 所述第 $i+1$ 电容的第一端与第 $i$ 节点连接,所述第 $i+1$ 电容的第二端与第一电源端连接。

[0024] 可选地,第 $i$ 个修复模块的发光控制单元包括:第 $2i+1$ 晶体管;

[0025] 所述第 $2i+1$ 晶体管的控制极与第 $i$ 节点连接,所述第 $2i+1$ 晶体管的第一极与第 $i$ 个发光元件的阳极连接,所述第 $2i+1$ 晶体管的第二极与第 $i$ 个发光元件的阴极连接。

[0026] 可选地, $N$ 个修复扫描端与驱动扫描端为同一信号端。

[0027] 可选地, $N$ 个修复数据端为同一信号端。

[0028] 可选地,所述驱动子电路包括:第一晶体管、驱动晶体管和第一电容,所述修复子电路包括:第二晶体管~第 $2N+1$ 晶体管和第二电容~第 $N+1$ 电容;

[0029] 所述第一晶体管的控制极与驱动扫描端连接,所述第一晶体管的第一极与驱动数据端连接,所述第一晶体管的第二极与所述驱动晶体管的控制极连接;

[0030] 所述驱动晶体管的控制极与所述第一电容的第一端连接,所述驱动晶体管的第一极与第一个发光元件的阳极连接,所述驱动晶体管的第二极与第一电源端连接;

[0031] 所述第一电容的第二端与第一电源端连接;

[0032] 所述第 $2i$ 晶体管的控制极与第 $i$ 个修复扫描端连接,所述第 $2i$ 晶体管的第一极与第 $i$ 个修复数据端连接,所述第 $2i$ 晶体管的第二极与第 $i$ 节点连接;

[0033] 所述第 $i+1$ 电容的第一端与第 $i$ 节点连接,所述第 $i+1$ 电容的第二端与第一电源端连接;

[0034] 所述第 $2i+1$ 晶体管的控制极与第 $i$ 节点连接,所述第 $2i+1$ 晶体管的第一极与第 $i$ 个发光元件的阳极连接,所述第 $2i+1$ 晶体管的第二极与第 $i$ 个发光元件的阴极连接;

[0035] 所述第N个发光元件的阴极与第二电源端连接,  $1 \leq i \leq N$ 。

[0036] 第二方面, 本申请提供一种显示装置, 包括: 多个子像素, 每个子像素包括: 上述像素电路。

[0037] 可选地, 所述显示装置还包括: 检测模块和控制模块;

[0038] 所述检测模块, 分别像素电路、读取信号线和检测扫描端连接, 用于在检测扫描端的控制下, 向读取信号线输出像素电路的亮度对应的检测电流;

[0039] 所述控制模块, 分别与读取信号线、N个修复扫描端和N个修复数据端连接, 用于根据所述检测电流, 判断所述像素电路对应的子像素是否正常发光, 还用于在子像素无法正常发光的状态下, 识别子像素中无法正常发光的发光元件, 还用于控制N个修复扫描端和N个修复数据端的信号, 以使得在第i个发光元件正常发光的状态下, 向第i个发光元件提供驱动电流, 或者, 在第i个发光元件无法正常发光的状态下, 短路第i个发光元件。

[0040] 可选地, 所述检测模块包括: 第2N+2晶体管和光电二极管;

[0041] 所述第2N+2晶体管的控制极与检测扫描端连接, 所述第2N+2晶体管的第一极与光电二极管的阳极连接, 所述第2N+2晶体管的第二极与读取信号线连接;

[0042] 所述光电二极管的阴极与像素电路连接。

[0043] 第三方面, 本申请提供一种像素电路的驱动方法, 用于驱动上述像素电路, 所述方法包括:

[0044] 在驱动扫描端和驱动数据端的控制下, 驱动子电路向发光组件提供驱动电流;

[0045] 在至少一个发光元件能够正常发光的状态下, 在修复数据端和修复扫描端的控制下, 修复子电路向至少一个能够正常发光的发光元件提供驱动电流。

[0046] 本申请实施例提供一种像素电路及其驱动方法、显示装置, 该像素电路, 包括: 驱动子电路、修复子电路和发光组件, 发光组件包括: N个串联的发光元件; 驱动子电路, 分别与驱动扫描端、驱动数据端、第一电源端和发光组件连接, 用于在驱动扫描端和驱动数据端的控制下, 向发光组件提供驱动电流; 修复子电路, 分别与修复扫描端、修复数据端、第一电源端和发光组件连接, 用于在至少一个发光元件能够正常发光的状态下, 在修复扫描端和修复数据端的控制下, 向至少一个能够正常发光的发光元件提供驱动电流; 发光组件还与第二电源端连接。本申请实施例通过在像素电路中设置修复子电路实现只要像素电路中存在正常发光的发光元件, 像素电路对应的子像素就会正常发光, 以解决像素电路中只要一个发光元件无法正常发光导致的像素电路对应的子像素无法正常发光的技术问题, 提升了显示产品的显示品质, 进而提高了显示产品的良品率。

[0047] 本申请的其它特征和优点将在随后的说明书中阐述, 并且, 部分地从说明书中变得显而易见, 或者通过实施本申请而了解。本申请的其他优点可通过在说明书、权利要求书以及附图中所描述的方案来实现和获得。

## 附图说明

[0048] 附图用来提供对本申请技术方案的理解, 并且构成说明书的一部分, 与本申请的实施例一起用于解释本申请的技术方案, 并不构成对本申请技术方案的限制。

[0049] 图1为本申请实施例提供的像素电路的结构示意图;

[0050] 图2为本申请实施例提供的发光组件连接关系的俯视图;

- [0051] 图3为本申请实施例提供的驱动子电路的等效电路图；
- [0052] 图4为本申请实施例提供的发光组件的等效电路图；
- [0053] 图5为本申请实施例提供的修复子电路的结构示意图；
- [0054] 图6为本申请实施例提供的修复模块的结构示意图；
- [0055] 图7为本申请实施例提供的修复子电路的等效电路图；
- [0056] 图8为本申请实施例提供的像素电路的等效电路图；
- [0057] 图9为本申请实施例提供的像素电路的一个等效电路图；
- [0058] 图10为本申请实施例提供的像素电路的另一个等效电路图；
- [0059] 图11A为图9提供的像素电路中两个发光元件正常发光的工作时序图；
- [0060] 图11B为图9提供的像素电路中仅有第二个发光元件能够正常发光的工作时序图；
- [0061] 图11C为图9提供的像素电路中仅有第一个发光元件能够正常发光的工作时序图；
- [0062] 图12A为图10提供的像素电路中两个发光元件正常发光的工作时序图；
- [0063] 图12B为图10提供的像素电路中仅有第二个发光元件能够正常发光的工作时序图；
- [0064] 图12C为图10提供的像素电路中仅有第一个发光元件能够正常发光的工作时序图；
- [0065] 图13为本申请实施例提供的像素电路的驱动方法的流程图；
- [0066] 图14为本申请实施例提供的显示装置的结构示意图；
- [0067] 图15为本申请实施例提供的检测模块的结构示意图。

### 具体实施方式

[0068] 本申请描述了多个实施例,但是该描述是示例性的,而不是限制性的,并且对于本领域的普通技术人员来说显而易见的是,在本申请所描述的实施例包含的范围内可以有更多的实施例和实现方案。尽管在附图中示出了许多可能的特征组合,并在具体实施方式中进行了讨论,但是所公开的特征的许多其它组合方式也是可能的。除非特意加以限制的情况以外,任何实施例的任何特征或元件可以与任何其它实施例中的任何其他特征或元件结合使用,或可以替代任何其它实施例中的任何其他特征或元件。

[0069] 本申请包括并设想了与本领域普通技术人员已知的特征和元件的组合。本申请已经公开的实施例、特征和元件也可以与任何常规特征或元件组合,以形成由权利要求限定的独特的发明方案。任何实施例的任何特征或元件也可以与来自其它发明方案的特征或元件组合,以形成另一个由权利要求限定的独特的发明方案。因此,应当理解,在本申请中示出和/或讨论的任何特征可以单独地或以任何适当的组合来实现。因此,除了根据所附权利要求及其等同替换所做的限制以外,实施例不受其它限制。此外,可以在所附权利要求的保护范围内进行各种修改和改变。

[0070] 此外,在描述具有代表性的实施例时,说明书可能已经将方法和/或过程呈现为特定的步骤序列。然而,在该方法或过程不依赖于本文所述步骤的特定顺序的程度上,该方法或过程不应限于所述的特定顺序的步骤。如本领域普通技术人员将理解的,其它的步骤顺序也是可能的。因此,说明书中阐述的步骤的特定顺序不应被解释为对权利要求的限制。此外,针对该方法和/或过程的权利要求不应限于按照所写顺序执行它们的步骤,本领域技术



人员可以容易地理解,这些顺序可以变化,并且仍然保持在本申请实施例的精神和范围内。

[0071] 除非另外定义,本申请实施例公开使用的技术术语或者科学术语应当为本发明所属领域内具有一般技能的人士所理解的通常意义。本申请实施例中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性,而只是用来区分不同的组成部分。“包括”或者“包含”等类似的词语意指出现该词前面的元件或物件涵盖出现在该词后面列举的元件或者物件及其等同,而不排除其他元件或者物件。“连接”或者“相连”等类似的词语并非限定于物理的或者机械的连接,而是可以包括电性的连接,不管是直接的还是间接的。

[0072] 本发明所有实施例中采用的晶体管的源极、漏极是对称的,所以其源极、漏极是可以互换的。在本申请实施例中,为区分晶体管除栅极之外的两极,将其中源极称为第一极,漏极称为第二极,并将栅极成为控制极。此外,本申请实施例所采用的晶体管包括:P型晶体管或N型晶体管两种,其中,P型晶体管在栅极为低电平导通,在栅极为高电平时截止,N型晶体管在栅极为高电平时导通,在栅极为低电平时截止。

[0073] 本申请的一些实施例提供一种像素电路,图1为本申请实施例提供的像素电路的结构示意图,如图1所示,本申请实施例提供的像素电路包括:驱动子电路、修复子电路和发光组件,发光组件包括:N个串联的发光元件。

[0074] 具体的,驱动子电路,分别与驱动扫描端Gate\_L、驱动数据端Data\_L、第一电源端VDD和发光组件连接,用于在驱动扫描端Gate\_L和驱动数据端Data\_L的控制下,向发光组件提供驱动电流;修复子电路,分别与修复扫描端Gate\_R、修复数据端Data\_R、第一电源端VDD和发光组件连接,用于在至少一个发光元件能够正常发光的状态下,在修复扫描端Gate\_R和修复数据端Data\_R的控制下,向至少一个能够正常发光的发光元件提供驱动电流;发光组件还与第二电源端VSS连接。

[0075] 本实施例中,第一电源端VDD持续提供高电平信号,第二电源端VSS持续提供低电平信号。

[0076] 可选地,本申请实施例中发光元件的数量为至少两个,具体根据实际需求确定,本申请实施例对此不作任何限定。

[0077] 可选地,发光元件为发光二极管LED,其中,发光二极管包括:微型发光二极管Micro LED或者次毫米发光二极管Mini LED。

[0078] 需要说明的是,相关技术中的显示产品包括:多个像素,每个像素包括:三个子像素。本申请实施例提供的像素电路与子像素一一对应,其中,像素电路中的发光组件与像素电路对应的子像素连接。

[0079] 图2为本申请实施例提供的发光组件连接关系的俯视图,如图2所示,本申请实施例提供的像素包括:红色子像素R、绿色子像素G和蓝色子像素B,每个子像素包括:与发光组件的一端相连的薄膜晶体管的漏电极9,与发光组件的另一端相连的第二电源端VSS。发光组件包括2个发光元件20,每个发光元件20均包括阳极21和阴极22。其中,第一个发光元件的阳极21与像素电路中一个薄膜晶体管的漏电极9连接,第一个发光元件的阴极22与第二个发光元件的阳极21通过连接线10连接,第二个发光元件的阴极22与第二电源端VSS连接,即第一个发光元件与第二个发光元件串联,需要说明的是,本申请实施例是以每个子像素连接两个发光元件为例进行说明的,本申请实施例对此不作任何限定。

[0080] 本申请实施例提供的像素电路中发光组件包括多个串联的发光元件,在每个发光元件均能够正常发光的状态下,每个子像素中的多个发光元件同时发光,可增加子像素的发光亮度;相应地,在子像素的发光亮度不变的状态下,可通过降低薄膜晶体管的尺寸或者降低薄膜晶体管的源漏压差来降低驱动电流,不仅可以降低走线发热,而且还能够降低对发光元件的热影响以及显示产品的功耗,进一步地,提高了显示产品的分辨率。本申请实施例提供的像素电路的修复子电路,在存在发光元件无法正常发光的状态下,可向正常发光的发光元件提供驱动电流,以实现像素电路对应的子像素发光。

[0081] 本申请实施例提供的像素电路包括:驱动子电路、修复子电路和发光组件,发光组件包括:N个串联的发光元件;驱动子电路,分别与驱动扫描端、驱动数据端、第一电源端和发光组件连接,用于在驱动扫描端和驱动数据端的控制下,向发光组件提供驱动电流;修复子电路,分别与修复扫描端、修复数据端、第一电源端和发光组件连接,用于在至少一个发光元件能够正常发光的状态下,在修复扫描端和修复数据端的控制下,向至少一个能够正常发光的发光元件提供驱动电流;发光组件还与第二电源端连接。本申请实施例通过在像素电路中设置修复子电路实现只要像素电路中存在正常发光的发光元件,像素电路对应的子像素就会正常发光,以解决像素电路中只要一个发光元件无法正常发光导致的像素电路对应的子像素无法正常发光的技术问题,提升了显示产品的显示品质,进而提高了显示产品的良品率。

[0082] 可选地,图3为本申请实施例提供的驱动子电路的等效电路图,如图3所示,本申请实施例提供的像素电路中的驱动子电路包括:第一晶体管 $M_1$ 、驱动晶体管DTFT和第一电容 $C_1$ 。

[0083] 具体的,第一晶体管 $M_1$ 的控制极与驱动扫描端Gate\_L连接,第一晶体管 $M_1$ 的第一极与驱动数据端Data\_L连接,第一晶体管 $M_1$ 的第二极与驱动晶体管DTFT的控制极连接;驱动晶体管DTFT的控制极与第一电容 $C_1$ 的第一端连接,驱动晶体管DTFT的第一极与发光组件连接,驱动晶体管DTFT的第二极与第一电源端VDD连接;第一电容 $C_1$ 的第二端与第一电源端VDD连接。

[0084] 可选地,本实施例中的驱动晶体管DTFT可以是增强型晶体管或者耗尽型晶体管,这里对此不作具体限定。

[0085] 需要说明的是,图3中具体示出了驱动子电路的示例性结构。本领域技术人员容易理解是,驱动子电路的实现方式不限于此,还可以为本领域技术人员常用的7T1C的电路,只要能够实现其的功能即可。

[0086] 可选地,图4为本申请实施例提供的发光组件的等效电路图,如图4所示,本申请实施例提供的像素电路中的发光组件包括:N个串联的发光元件 $LED_1 \sim LED_N$ 。

[0087] 具体的,第一个发光元件 $LED_1$ 的阳极与驱动晶体管DTFT的第一极连接,第i个发光元件 $LED_i$ 的阴极与第(i+1)个发光元件 $LED_{i+1}$ 的阳极连接,第N个发光元件 $LED_N$ 的阴极与第二电源端VSS连接,其中, $1 \leq i \leq N-1$ 。

[0088] 可选地,图5为本申请实施例提供的修复子电路的结构示意图,如图5所示,本申请实施例提供的像素电路中,修复扫描端Gate\_R的数量为N个,分别为Gate\_R1~Gate\_RN,修复数据端Data\_R的数量为N个,分别为Data\_R1~Data\_RN,修复子电路包括:N个修复模块,修复模块与发光元件一一对应。

[0089] 本实施例中,第*i*个修复模块,分别与第*i*个修复扫描端Gate\_Ri、第*i*个修复数据端Data\_Ri、第一电源端VDD和第*i*个发光元件LED<sub>*i*</sub>连接,用于在第*i*个发光元件LED<sub>*i*</sub>正常发光的状态下,在第*i*个修复扫描端Gate\_Ri和第*i*个修复数据端Data\_Ri的控制下,向第*i*个发光元件LED<sub>*i*</sub>提供驱动电流,还用于在第*i*个发光元件LED<sub>*i*</sub>无法正常发光的状态下,在第*i*个修复扫描端Gate\_Ri和第*i*个修复数据端Data\_Ri的控制下,短路第*i*个发光元件LED<sub>*i*</sub>, $1 \leq i \leq N$ 。

[0090] 可选地,图6为本申请实施例提供的修复模块的结构示意图,如图6所示,本申请实施例提供的像素电路中,第*i*个修复模块包括:节点控制单元和发光控制单元。

[0091] 具体的,节点控制单元,分别与第*i*个修复扫描端Gate\_Ri、第*i*个修复数据端Data\_Ri、第*i*节点N<sub>*i*</sub>和第一电源端VDD连接,用于在第*i*个修复扫描端Gate\_Ri的控制下,向第*i*节点N<sub>*i*</sub>提供第*i*个修复数据端Data\_Ri的信号,还用于在第一电源端VDD的控制下,维持第*i*节点N<sub>*i*</sub>的信号的电位;发光控制单元,分别与第*i*节点N<sub>*i*</sub>和第*i*个发光元件LED<sub>*i*</sub>连接,用于在第*i*个发光元件LED<sub>*i*</sub>正常发光的状态下,在第*i*节点N<sub>*i*</sub>的控制下,向第*i*个发光元件LED<sub>*i*</sub>提供驱动电流,还用于在第*i*个发光元件LED<sub>*i*</sub>无法正常发光的状态下,在第*i*节点的控制下,短路第*i*个发光元件LED<sub>*i*</sub>。

[0092] 可选地,图7为本申请实施例提供的修复子电路的等效电路图,如图7所示,第*i*个修复模块的节点控制单元包括:第2*i*晶体管M<sub>2*i*</sub>和第(*i*+1)电容C<sub>*i*+1</sub>,第*i*个修复模块的发光控制单元包括:第(2*i*+1)晶体管M<sub>2*i*+1</sub>。

[0093] 具体的,第2*i*晶体管M<sub>2*i*</sub>的控制极与第*i*个修复扫描端Gate\_Ri连接,第2*i*晶体管M<sub>2*i*</sub>的第一极与第*i*个修复数据端Data\_Ri连接,第2*i*晶体管M<sub>2*i*</sub>的第二极与第*i*节点N<sub>*i*</sub>连接,第(*i*+1)电容C<sub>*i*+1</sub>的第一端与第*i*节点N<sub>*i*</sub>连接,第(*i*+1)电容C<sub>*i*+1</sub>的第二端与第一电源端VDD连接;第(2*i*+1)晶体管M<sub>2*i*+1</sub>的控制极与第*i*节点N<sub>*i*</sub>连接,第(2*i*+1)晶体管M<sub>2*i*+1</sub>的第一极与第*i*个发光元件LED<sub>*i*</sub>的阳极连接,第(2*i*+1)晶体管M<sub>2*i*+1</sub>的第二极与第*i*个发光元件LED<sub>*i*</sub>的阴极连接。

[0094] 需要说明的是,图7中具体示出了修复子电路的示例性结构。本领域技术人员容易理解是,修复子电路的实现方式不限于此,只要能够实现其的功能即可。

[0095] 可选地,图8为本申请实施例提供的像素电路的结构示意图,如图8所示,本申请实施例提供的像素电路中,驱动子电路包括:第一晶体管M<sub>1</sub>、驱动晶体管DTFT和第一电容C<sub>1</sub>,修复子电路包括:第二晶体管M<sub>2</sub>~第(2N+1)晶体管M<sub>2N+1</sub>以及第二电容C<sub>2</sub>~第(N+1)电容C<sub>N+1</sub>,发光组件包括N个发光组件,分别为LED<sub>1</sub>至LED<sub>N</sub>。

[0096] 具体的,第一晶体管M<sub>1</sub>的控制极与驱动扫描端Gate\_L连接,第一晶体管M<sub>1</sub>的第一极与驱动数据端Data\_L连接,第一晶体管M<sub>1</sub>的第二极与驱动晶体管DTFT的控制极连接;驱动晶体管DTFT的控制极与第一电容C<sub>1</sub>的第一端连接,驱动晶体管DTFT的第一极与第一个发光元件LED<sub>1</sub>的阳极连接,驱动晶体管DTFT的第二极与第一电源端VDD连接;第一电容C<sub>1</sub>的第二端与第一电源端VDD连接;第2*i*晶体管M<sub>2*i*</sub>的控制极与第*i*个修复扫描端Gate\_Ri连接,第2*i*晶体管M<sub>2*i*</sub>的第一极与第*i*个修复数据端Data\_Ri连接,第2*i*晶体管M<sub>2*i*</sub>的第二极与第*i*节点N<sub>*i*</sub>连接;第(2*i*+1)晶体管M<sub>2*i*+1</sub>的控制极与第*i*节点N<sub>*i*</sub>连接,第(2*i*+1)晶体管M<sub>2*i*+1</sub>的第一极与第*i*个发光元件LED<sub>*i*</sub>的阳极连接,第(2*i*+1)晶体管M<sub>2*i*+1</sub>的第二极与第*i*个发光元件LED<sub>*i*</sub>的阴极连接,第(*i*+1)电容C<sub>*i*+1</sub>的第一端与第*i*节点N<sub>*i*</sub>连接,第(*i*+1)电容C<sub>*i*+1</sub>的第二端与第一电源端VDD连接,第N个发光元件LED<sub>N</sub>的阴极与第二电源端VSS连接, $1 \leq i \leq N$ 。

[0097] 进一步地,为了减少像素电路中的布线,作为一种实施方式,图9为本申请实施例

提供的像素电路的一个等效电路图,如图9所示,本申请实施例像素电路中的N个修复扫描端Gate\_R1~Gate\_RN与驱动扫描端Gate\_L为同一信号端Gate,需要说明的是,图9是以N=2为例进行说明的,本申请实施例对此不作任何限定。

[0098] 进一步地,为了减少像素电路中的布线,作为另一种实施例方式,图10为本申请实施例提供的像素电路的另一个等效电路图,如图10所示,本申请实施例提供的像素电路中的N个修复数据端Data\_R1~Data\_RN为同一信号端Data,需要说明的是,图10是以N=2为例进行说明的,本申请实施例对此不作任何限定。

[0099] 在本实施例中,晶体管M<sub>1</sub>~M<sub>2N+1</sub>均可以为N型薄膜晶体管或P型薄膜晶体管,可以统一工艺流程,能够减少工艺制程,有助于提高产品的良率。此外,考虑到低温多晶硅薄膜晶体管的漏电流较小,因此,本申请实施例优选所有晶体管为低温多晶硅薄膜晶体管,薄膜晶体管具体可以选择底栅结构的薄膜晶体管或者顶栅结构的薄膜晶体管,只要能够实现开关功能即可。

[0100] 以图9提供的像素电路,且N=2,晶体管M<sub>1</sub>~M<sub>5</sub>均为P型薄膜晶体管为例,图11A为图9提供的像素电路中两个发光元件正常发光的工作时序图,图11B为图9提供的像素电路中仅有第二个发光元件能够正常发光的工作时序图,图11C为图9提供的像素电路中仅有第一个发光元件能够正常发光的工作时序图。如图9和11所示,本申请实施例所涉及的像素电路包括:5个开关晶体管(M<sub>1</sub>~M<sub>5</sub>),1个驱动晶体管(DTFT)、3个电容单元(C<sub>1</sub>~C<sub>3</sub>),4个输入端(Gate、Data\_L、Data\_R1和Data\_R2)和2个电源端(VDD和VSS)。

[0101] 具体的,第一电源端VDD持续提供高电平信号,第二电源端VSS持续提供低电平信号。

[0102] 当像素电路中的两个发光元件LED<sub>1</sub>和LED<sub>2</sub>均正常发光时,结合图9和图11A,像素电路的工作时序包括:第一阶段S1,即输入阶段和第二阶段S2,即发光阶段。

[0103] 在第一阶段S1和第二阶段S2中,信号端Gate的输入信号均为低电平信号,第一晶体管M<sub>1</sub>、第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>持续导通,驱动数据端Data\_L向驱动晶体管DTFT的控制极提供低电平信号,使得驱动晶体管DTFT导通,输出与第一电源端VDD相关的驱动电流,第一个修复数据端Data\_R1和第二个修复数据端Data\_R2的输入信号持续为高电平信号,分别向第一节点N<sub>1</sub>和第二节点N<sub>2</sub>提供高电平信号,第三晶体管M<sub>3</sub>和第五晶体管M<sub>5</sub>截止,驱动电流流经第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>,第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>发光。

[0104] 在这种情况下,输入端中的信号端Gate和驱动数据端Data\_L的输入信号均为低电平信号,第一个修复数据端Data\_R1和第二个修复数据端Data\_R2的输入信号均为高电平信号。也就是说,当像素电路中的发光组件中的每个发光元件均能够正常发光时,第一个修复数据端Data\_R1和第二个修复数据端Data\_R2均输出无效电平,即修复子电路不工作。

[0105] 需要说明的是,本实施例是以N=2为例进行说明的,当N大于2时,且像素电路中的N个发光元件均正常发光时,N个修复数据端Data\_R1~Data\_RN持续提供无效电平。

[0106] 当像素电路中的第一个发光元件LED<sub>1</sub>无法正常发光,第二个发光元件LED<sub>2</sub>正常发光时,结合图9和图11B,像素电路的工作时序包括:

[0107] 第一阶段S1,即输入阶段,信号端Gate的输入信号为低电平信号,第一晶体管M<sub>1</sub>、第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>导通,驱动数据端Data\_L向驱动晶体管DTFT的控制极提供低

电平信号,使得驱动晶体管DTFT导通,以输出与第一电源端VDD相关的驱动电流,第一个修复数据端Data\_R1的输入信号为低电平信号,向第一节点N<sub>1</sub>提供低电平信号,第三晶体管M<sub>3</sub>导通,驱动电流流经导通后的第三晶体管M<sub>3</sub>,短路第一个发光元件LED<sub>1</sub>,第二个修复数据端Data\_R2的输入信号为高电平信号,向第二节点N<sub>2</sub>提供高电平信号,第五晶体管M<sub>5</sub>截止,驱动电流流经第二个发光元件LED<sub>2</sub>,第二个发光元件LED<sub>2</sub>发光。

[0108] 第二阶段S2,即发光阶段,第一个修复数据端Data\_R1和第二个修复数据端Data\_R2的输入信号为高电平信号,信号端Gate的输入信号为高电平信号,第一晶体管M<sub>1</sub>、第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>截止,驱动晶体管DTFT在第一电容C<sub>1</sub>的作用下仍导通,输出驱动电流,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下仍导通,第五晶体管M<sub>5</sub>在第三电容C<sub>3</sub>的作用下仍截止,驱动电流仍流经导通后的第三晶体管M<sub>3</sub>和第二个发光元件LED<sub>2</sub>,第二个发光元件LED<sub>2</sub>发光。

[0109] 当像素电路中的第一个发光元件LED<sub>1</sub>正常发光,第二个发光元件LED<sub>2</sub>无法正常发光时,结合图9和图11C,像素电路的工作时序包括:

[0110] 第一阶段S1,即输入阶段,信号端Gate的输入信号为低电平信号,第一晶体管M<sub>1</sub>、第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>导通,驱动数据端Data\_L向驱动晶体管DTFT的控制极提供低电平信号,使得驱动晶体管DTFT导通,以输出驱动电流,第一个修复数据端Data\_R1的输入信号为高电平信号,向第一节点N<sub>1</sub>提供高电平信号,第三晶体管M<sub>3</sub>截止,驱动电流流经第一个发光元件LED<sub>1</sub>,第一个发光元件LED<sub>1</sub>发光,第二个修复数据端Data\_R2的输入信号为低电平信号,向第二节点N<sub>2</sub>提供低电平信号,第五晶体管M<sub>5</sub>导通,驱动电流流经导通后的第五晶体管M<sub>5</sub>,短路第二个发光元件LED<sub>2</sub>。

[0111] 第二阶段S2,即发光阶段,第一个修复数据端Data\_R1和第二个修复数据端Data\_R2的输入信号为高电平信号,信号端Gate的输入信号为高电平信号,第一晶体管M<sub>1</sub>、第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>截止,驱动晶体管DTFT在第一电容C<sub>1</sub>的作用下仍导通,输出驱动电流,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下仍截止,第五晶体管M<sub>5</sub>在第三电容C<sub>3</sub>的作用下仍导通,驱动电流仍流经第一个发光元件LED<sub>1</sub>和导通后的第五晶体管M<sub>5</sub>和第一个发光元件LED<sub>1</sub>发光。

[0112] 当像素电路中的部分发光元件无法正常发光时,无法正常发光的发光元件对应的修复数据端与驱动扫描端的同时输入有效电平信号,正常发光的发光元件对应的修复数据端持续提供使能信号。需要说明的是,本实施例是以N=2为例进行说明的,当N大于2时,当像素电路中的第i个发光元件LED<sub>i</sub>无法正常发光时,第i个发光元件LED<sub>i</sub>对应的修复数据端的输入信号与驱动扫描端的输入信号相同。

[0113] 以图10提供的像素电路,且N=2,晶体管M<sub>1</sub>~M<sub>5</sub>均为P型薄膜晶体管为例,图12A为图10提供的像素电路中两个发光元件正常发光的工作时序图,图12B为图10提供的像素电路中仅有第二个发光元件能够正常发光的工作时序图,图12C为图10提供的像素电路中仅有第一个发光元件能够正常发光的工作时序图。如图10和12所示,本申请实施例所涉及的像素电路包括:5个开关晶体管(M<sub>1</sub>~M<sub>5</sub>),1个驱动晶体管(DTFT)、3个电容单元(C<sub>1</sub>~C<sub>3</sub>),5个输入端(Gate\_L、Data\_L、Gate\_R1、Gate\_R2和Data)和2个电源端(VDD和VSS)。

[0114] 具体的,第一电源端VDD持续提供高电平信号,第二电源端VSS持续提供低电平信号。

[0115] 当像素电路中的两个发光元件LED<sub>1</sub>和LED<sub>2</sub>均正常发光时,结合图10和图12A,像素电路的工作时序包括:

[0116] 第一阶段S1,即输入阶段,包括:第一子阶段t1和第二子阶段t2,具体的:

[0117] 第一子阶段t1,驱动扫描端Gate\_L的输入信号为低电平信号,第一晶体管M<sub>1</sub>导通,驱动数据端Data\_L的输入信号向驱动晶体管DTFT的控制极提供低电平信号,使得驱动晶体管DTFT导通,输出驱动电流,信号端Data的输入信号为高电平信号,第一个修复扫描端Gate\_R1的输入信号为低电平信号,第二晶体管M<sub>2</sub>导通,向第一节点N<sub>1</sub>提供高电平信号,第三晶体管M<sub>3</sub>截止,第二个修复扫描端Gate\_R2的输入信号为高电平信号,第四晶体管M<sub>4</sub>和第五晶体管M<sub>5</sub>截止,驱动电流流经第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>,第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>发光。

[0118] 第二子阶段t2,驱动扫描端Gate\_L的输入信号为低电平信号,第一晶体管M<sub>1</sub>导通,驱动数据端Data\_L的输入信号为低电平,向驱动晶体管DTFT的控制极提供了低电平信号,使得驱动晶体管DTFT导通,输出驱动电流,信号端Data的输入信号为高电平信号,第一个修复扫描端Gate\_R1的输入信号为高电平信号,第二晶体管M<sub>2</sub>截止,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下仍截止,第二个修复扫描端Gate\_R2的输入信号为低电平信号,第四晶体管M<sub>4</sub>导通,向第二节点N<sub>2</sub>提供高电平信号,第五晶体管M<sub>5</sub>截止,驱动电流流经第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>,第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>发光。

[0119] 第二阶段S2,即发光阶段,驱动数据端Data\_L和驱动扫描端Gate\_L的输入信号为高电平信号,驱动晶体管DTFT在第一电容C<sub>1</sub>的作用下导通,输出驱动电流,信号端Data、第一个修复扫描端Gate\_R1和第二个修复扫描端Gate\_R2的输入信号为高电平信号,第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>截止,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下截止,第五晶体管M<sub>5</sub>在第三电容C<sub>3</sub>的作用下截止,驱动电流流经第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>,第一个发光元件LED<sub>1</sub>和第二个发光元件LED<sub>2</sub>发光。

[0120] 当像素电路中的两个发光元件均正常发光时,信号端Data持续提供高电平信号,驱动扫描端Gate\_L的输入信号为脉冲信号,且脉冲信号的有效电平时长为T,第一个修复扫描端Gate\_R1和第二个修复扫描端Gate\_R2为输入信号为脉冲信号,其脉冲信号的有效电平时长为T/2。需要说明的是,本实施例是以N=2为例进行说明的,当N大于2时,且像素电路中的N个发光元件均正常发光时,信号端Data持续提供高电平信号,每个修复扫描端的脉冲信号的有效电平时长的T/N。

[0121] 当像素电路中的第一个发光元件LED<sub>1</sub>无法正常发光,第二个发光元件LED<sub>2</sub>正常发光时,结合图10和图12B,像素电路的工作时序包括:

[0122] 第一阶段S1,即输入阶段,包括:第一子阶段t1和第二子阶段t2,具体的:

[0123] 第一子阶段t1,驱动扫描端Gate\_L的输入信号为低电平信号,第一晶体管M<sub>1</sub>导通,驱动数据端Data\_L的输入信号为低电平,向驱动晶体管DTFT的控制极提供了低电平信号,使得驱动晶体管DTFT导通,输出驱动电流,信号端Data的输入信号为低电平信号,第一个修复扫描端Gate\_R1的输入信号为低电平信号,第二晶体管M<sub>2</sub>导通,向第一节点N<sub>1</sub>提供低电平信号,第三晶体管M<sub>3</sub>导通,驱动电流流经导通后的第三晶体管M<sub>3</sub>,短路第一个发光元件LED<sub>1</sub>,第二个修复扫描端Gate\_R2的输入信号为高电平信号,第四晶体管M<sub>4</sub>和第五晶体管M<sub>5</sub>截止,驱动电流流经第二个发光元件LED<sub>2</sub>,第二个发光元件LED<sub>2</sub>发光。

[0124] 第二子阶段t2,驱动扫描端Gate\_L的输入信号为低电平信号,第一晶体管M<sub>1</sub>导通,驱动数据端Data\_L的输入信号为低电平,向驱动晶体管DTFT的控制极提供了低电平信号,使得驱动晶体管DTFT导通,输出驱动电流,信号端Data的输入信号为高电平信号,第一个修复扫描端Gate\_R1的输入信号为高电平信号,第二晶体管M<sub>2</sub>截止,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下仍导通,驱动电流流经导通后的第三晶体管M<sub>3</sub>,短路第一个发光元件LED<sub>1</sub>,第二个修复扫描端Gate\_R2的输入信号为低电平信号,第四晶体管M<sub>4</sub>导通,向第二节点N<sub>2</sub>提供高电平信号,第五晶体管M<sub>5</sub>截止,驱动电流流经第二个发光元件LED<sub>2</sub>,第二个发光元件LED<sub>2</sub>发光。

[0125] 第二阶段S2,即发光阶段,驱动数据端Data\_L和驱动扫描端Gate\_L的输入信号为高电平信号,驱动晶体管DTFT在第一电容C<sub>1</sub>的作用下导通,输出驱动电流,信号端Data、第一个修复扫描端Gate\_R1和第二个修复扫描端Gate\_R2的输入信号为高电平信号,第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>截止,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下导通,第五晶体管M<sub>5</sub>在第三电容C<sub>3</sub>的作用下截止,驱动电流流经导通后的第三晶体管M<sub>3</sub>和第二个发光元件LED<sub>2</sub>,第二个发光元件LED<sub>2</sub>发光。

[0126] 当像素电路中的第一个发光元件LED<sub>1</sub>正常发光,第二个发光元件LED<sub>2</sub>无法正常发光时,结合图10和图12C,像素电路的工作时序包括:

[0127] 第一阶段S1,即输入阶段,包括:第一子阶段t1和第二子阶段t2,具体的:

[0128] 第一子阶段t1,驱动扫描端Gate\_L的输入信号为低电平信号,第一晶体管M<sub>1</sub>导通,驱动数据端Data\_L的输入信号为低电平,向驱动晶体管DTFT的控制极提供了低电平信号,使得驱动晶体管DTFT导通,输出驱动电流,信号端Data的输入信号为高电平信号,第一个修复扫描端Gate\_R1的输入信号为低电平信号,第二晶体管M<sub>2</sub>导通,向第一节点N<sub>1</sub>提供高电平信号,第三晶体管M<sub>3</sub>截止,第二个修复扫描端Gate\_R2的输入信号为高电平信号,第四晶体管M<sub>4</sub>和第五晶体管M<sub>5</sub>截止。

[0129] 第二子阶段t2,驱动扫描端Gate\_L的输入信号为低电平信号,第一晶体管M<sub>1</sub>导通,驱动数据端Data\_L的输入信号为低电平,向驱动晶体管DTFT的控制极提供了低电平信号,使得驱动晶体管DTFT导通,输出驱动电流,信号端Data的输入信号为低电平信号,第一个修复扫描端Gate\_R1的输入信号为高电平信号,第二晶体管M<sub>2</sub>截止,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下仍截止,驱动电流流经第一个发光元件LED<sub>1</sub>,第二个修复扫描端Gate\_R2的输入信号为低电平信号,第四晶体管M<sub>4</sub>导通,向第二节点N<sub>2</sub>提供低电平信号,第五晶体管M<sub>5</sub>导通,驱动电流流经导通后的第五晶体管M<sub>5</sub>,第一个发光元件LED<sub>1</sub>发光。

[0130] 第二阶段S2,即发光阶段,驱动数据端Data\_L和驱动扫描端Gate\_L的输入信号为高电平信号,驱动晶体管DTFT在第一电容C<sub>1</sub>的作用下导通,输出驱动电流,信号端Data、第一个修复扫描端Gate\_R1和第二个修复扫描端Gate\_R2的输入信号为高电平信号,第二晶体管M<sub>2</sub>和第四晶体管M<sub>4</sub>截止,第三晶体管M<sub>3</sub>在第二电容C<sub>2</sub>的作用下截止,第五晶体管M<sub>5</sub>在第三电容C<sub>3</sub>的作用下导通,驱动电流流经第一个发光元件LED<sub>1</sub>和导通后的第五晶体管M<sub>5</sub>,第一个发光元件LED<sub>1</sub>发光。

[0131] 当像素电路中部分发光元件无法正常发光时,每个发光元件对应的修复扫描端的输入信号与当像素电路中的所有发光元件均正常发光时的输入信号相同,不同之处在于,信号端Data不再提供持续高电平信号,而是提供脉冲信号,信号端Data的脉冲信号的有效

电平时长为无法正常发光的发光元件对应的修复扫描端的有效输入信号的集合。

[0132] 基于上述实施例的发明构思,本申请的一些实施例还提供一种像素电路的驱动方法,图13为本申请实施例提供的像素电路的驱动方法的流程图,如图13所示,本申请实施例提供的像素电路的驱动方法具体包括以下步骤:

[0133] 步骤100、在驱动扫描端和驱动数据端的控制下,驱动子电路向发光组件提供驱动电流。

[0134] 步骤200、在至少一个发光元件能够正常发光的状态下,在修复数据端和修复扫描端的控制下,修复子电路向至少一个能够正常发光的发光元件提供驱动电流。

[0135] 具体的,步骤200包括:对于每个发光元件,在发光元件正常发光的状态下,在修复数据端和修复扫描端的控制下,向发光元件提供驱动电流,在发光元件无法正常发光的状态下,在修复数据端和修复扫描端的控制下,短路发光元件。

[0136] 其中,本申请实施例提供的像素电路的驱动方法应用于前述实施例提供的像素电路中,其实现原理和效果类似,在此不再赘述。

[0137] 基于上述实施例的发明构思,本申请的一些实施例提供一种显示装置,本申请实施例提供的显示装置包括:多个子像素,每个子像素包括:像素电路。

[0138] 可选地,该显示装置可以为:手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。

[0139] 其中,像素电路为前述实施例提供的像素电路,其实现原理和实现效果类似,在此不再赘述。

[0140] 可选地,图14为本申请实施例提供的显示装置的结构示意图,图15为本申请实施例提供的检测模块的结构示意图,如图14和15所示,本申请实施例提供的显示装置还包括:检测模块和控制模块。

[0141] 具体的,检测模块,分别与像素电路、读取信号线Readline和检测扫描端Gate\_T连接,用于在检测扫描端Gate\_T的控制下,向读取信号线Readline输出像素电路的亮度对应的检测电流;控制模块,分别与读取信号线Readline、N个修复扫描端和N个修复数据端(图中未示出)连接,用于根据检测电流,判断像素电路对应的子像素是否正常发光,还用于在子像素无法正常发光的状态下,识别子像素中无法正常发光的发光元件,还用于控制N个修复扫描端和N个修复数据端的信号,以使得在第i个发光元件正常发光的状态下,向第i个发光元件提供驱动电流,或者,在第i个发光元件无法正常发光的状态下,短路第i个发光元件。

[0142] 可选地,作为一种实施方式,检测模块可以设置在子像素中。

[0143] 本实施例中,控制模块通过检测模块的检测电流的数值大小判断像素电路对应的子像素是否正常发光,具体的,比较检测模块的检测电流与预先存储的参考电流,在检测模块的检测电流小于预先存储的参考电流的状态下,像素电路对应的子像素无法正常发光,在像素电流对应的子像素无法正常发光的状态下,控制模块具体向第i个发光元件对应的修复扫描端和修复数据端提供无效信号,即驱动电流流经第i个发光元件,向其他发光元件对应的修复扫描端和修复数据端提供有效电平信号,即短路其他发光元件,若第i个发光元件能够正常发光时,则发光组件中只有第i个发光元件发光,若第i个发光元件无法正常发光,则发光组件不发光,控制模块根据检测检测电路的检测电流的数值,即可识别子像素中



能够正常发光的发光元件和无法正常发光的发光元件。

[0144] 可选地,如图15所示,本申请实施例提供的检测模块包括:第 $(2N+2)$ 晶体管 $M_{2N+2}$ 和光电二极管PN。

[0145] 具体的,第 $(2N+2)$ 晶体管 $M_{2N+2}$ 的控制极与检测扫描端Gate\_T连接,第 $(2N+2)$ 晶体管 $M_{2N+2}$ 的第一极与光电二极管PN的阳极连接,第 $(2N+2)$ 晶体管 $M_{2N+2}$ 的第二极与读取信号线Readline连接;光电二极管PN的阴极与像素电路连接。

[0146] 其中,光电二极管PN用于将光照转换为电流,不同的光照强度对应的电流强度不同。

[0147] 可选地,作为另一种实施方式,检测模块还可以为外部设备,可选地,外部设备还可以为自动光学检测设备(Automated Optical Inspection,简称AOI),具体的,自动光学检测设备通过拍照或光学识别的方法检测无法正常发光的发光元件,并记录其位置信息,控制模块根据检测模块的位置信息控制N个修复扫描端和N个修复数据端的信号,以使得在第i个发光元件正常发光的状态下,向第i个发光元件提供驱动电流,或者,在第i个发光元件无法正常发光的状态下,短路第i个发光元件。

[0148] 本申请实施例附图只涉及本申请实施例涉及到的结构,其他结构可参考通常设计。

[0149] 虽然本发明所揭露的实施方式如上,但所述的内容仅为便于理解本发明而采用的实施方式,并非用以限定本发明。任何本发明所属领域内的技术人员,在不脱离本发明所揭露的精神和范围的前提下,可以在实施的形式及细节上进行任何的修改与变化,但本发明的专利保护范围,仍须以所附的权利要求书所界定的范围为准。

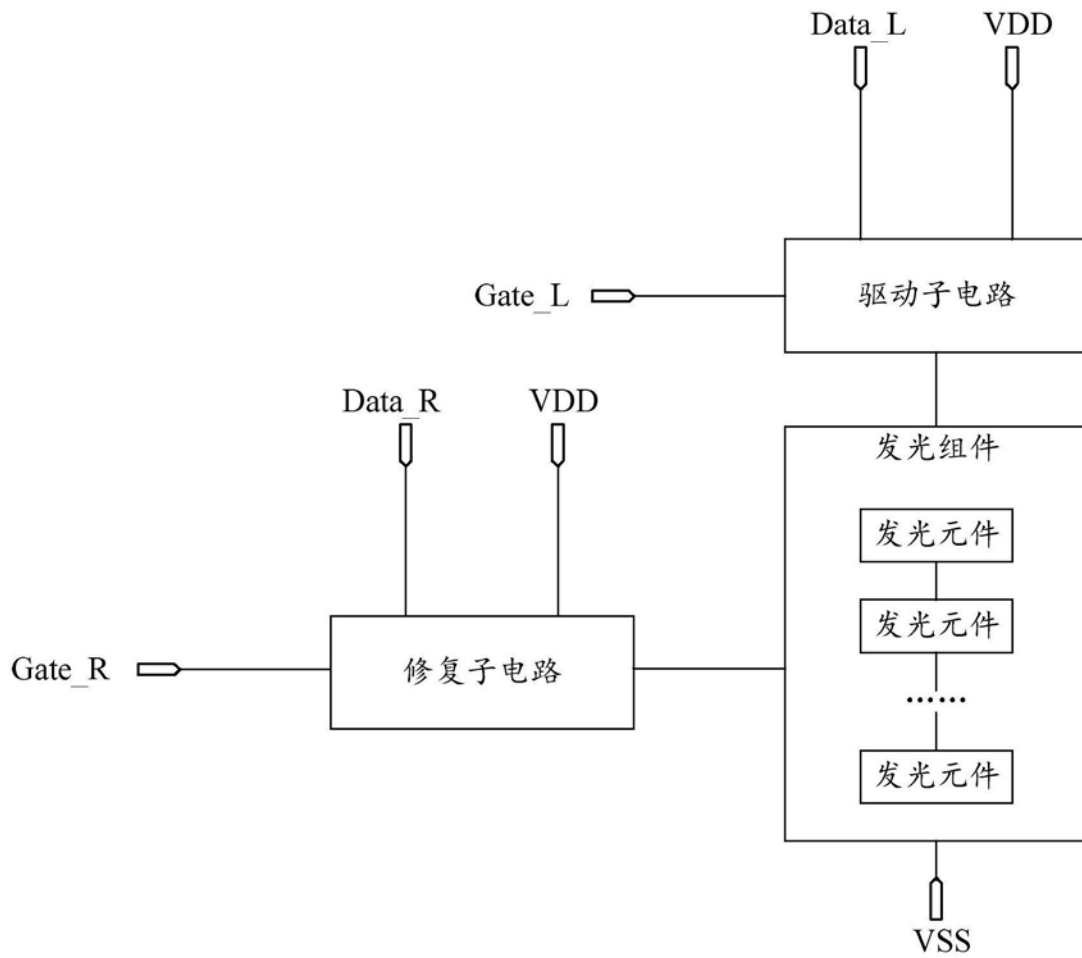


图1

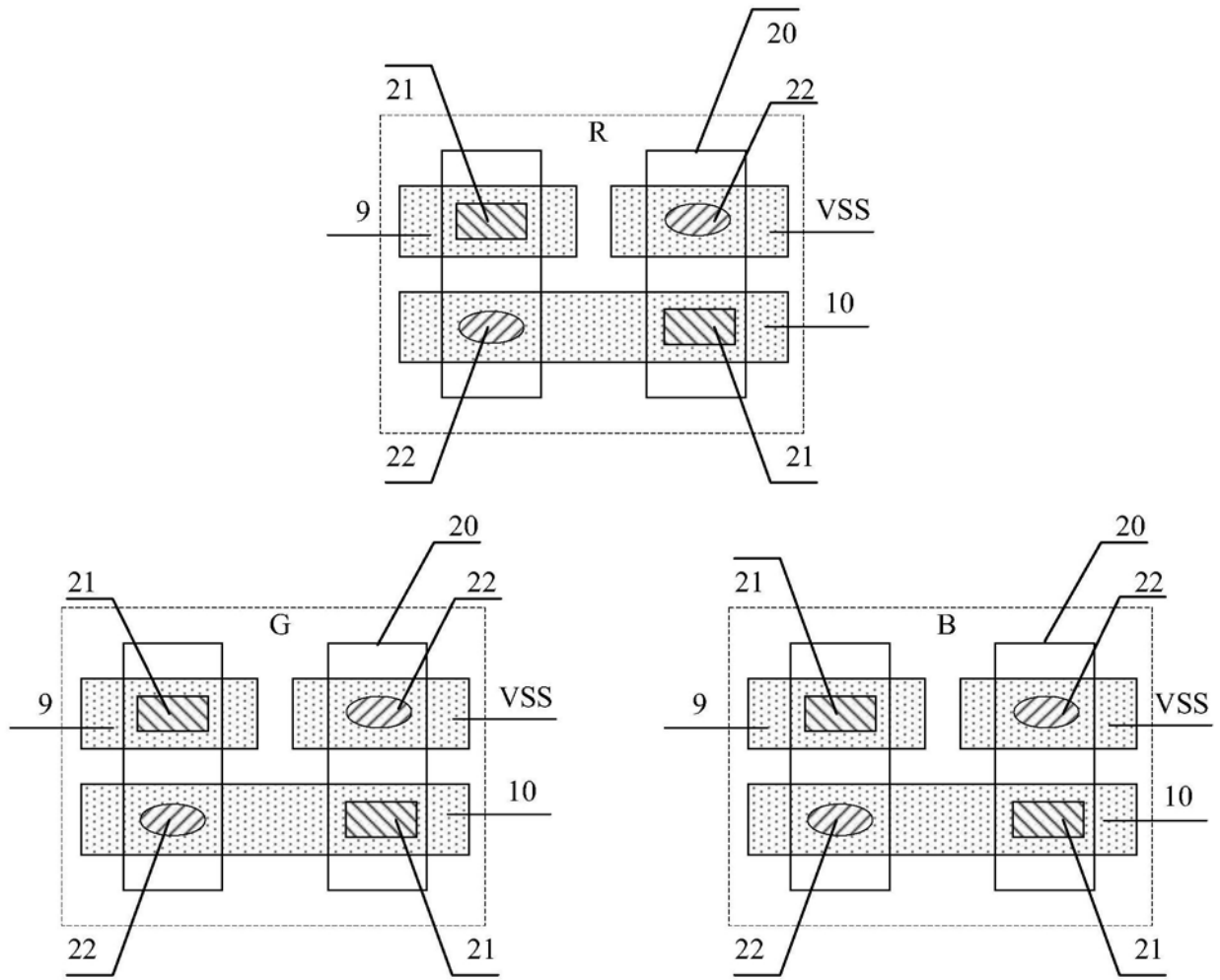


图2

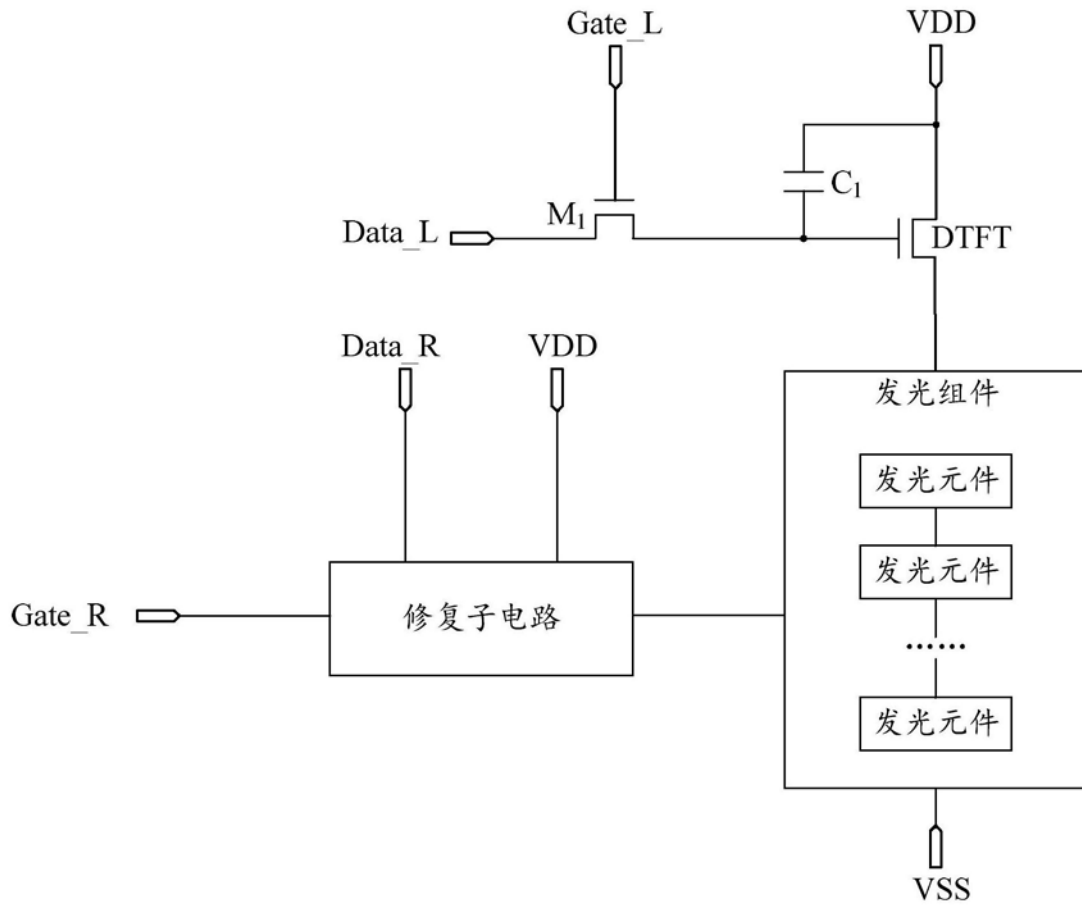


图3

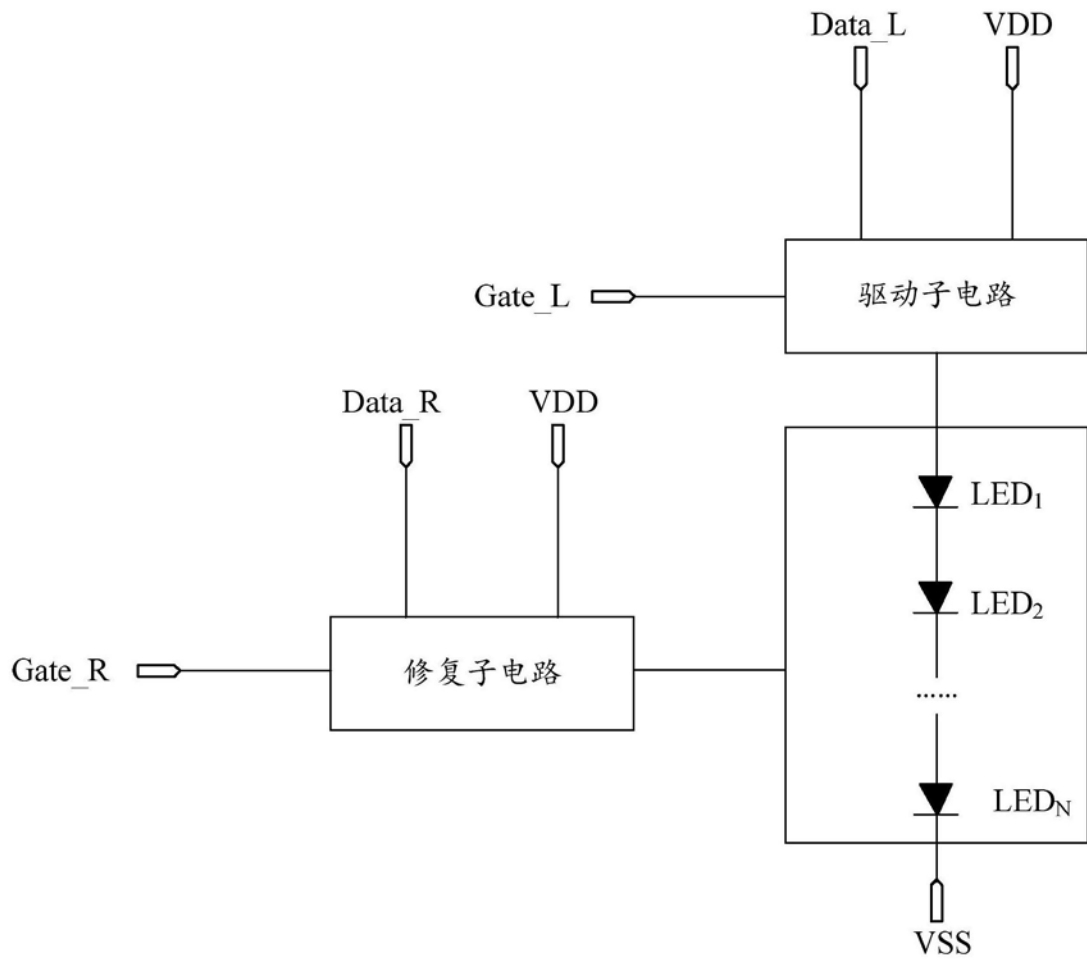


图4

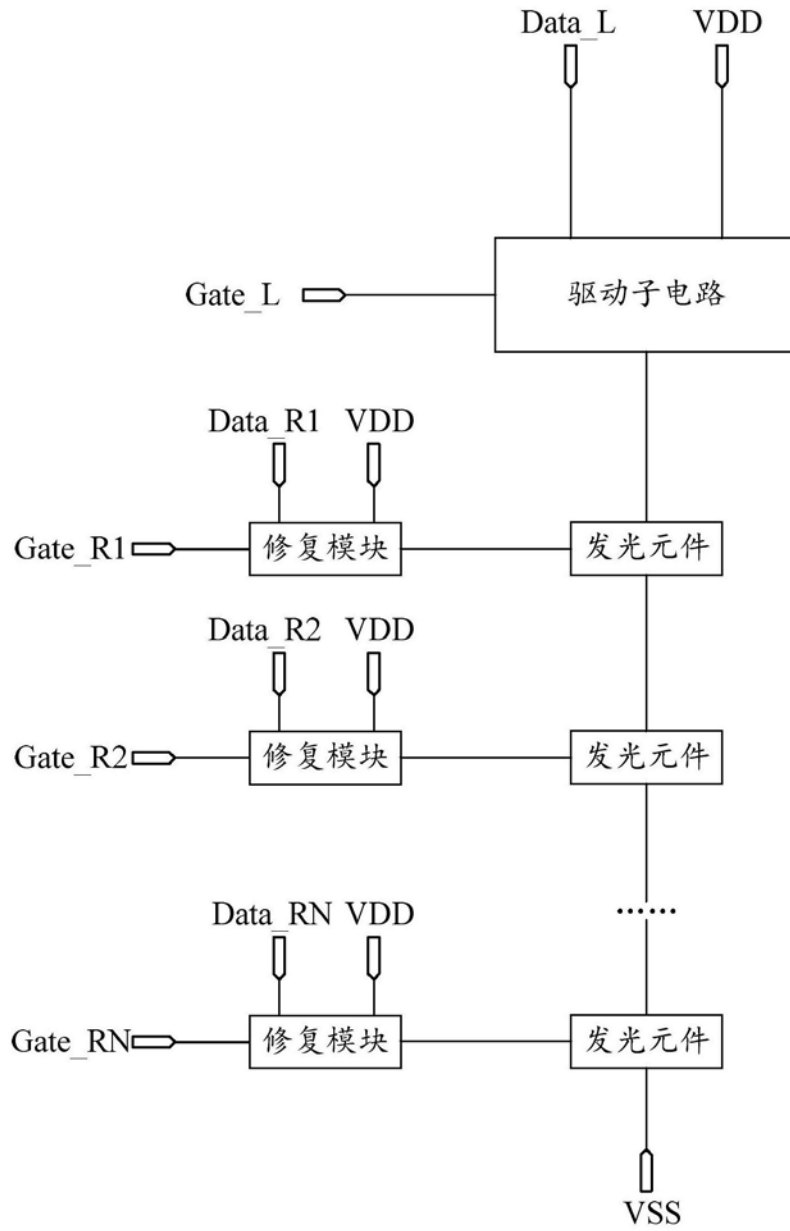


图5

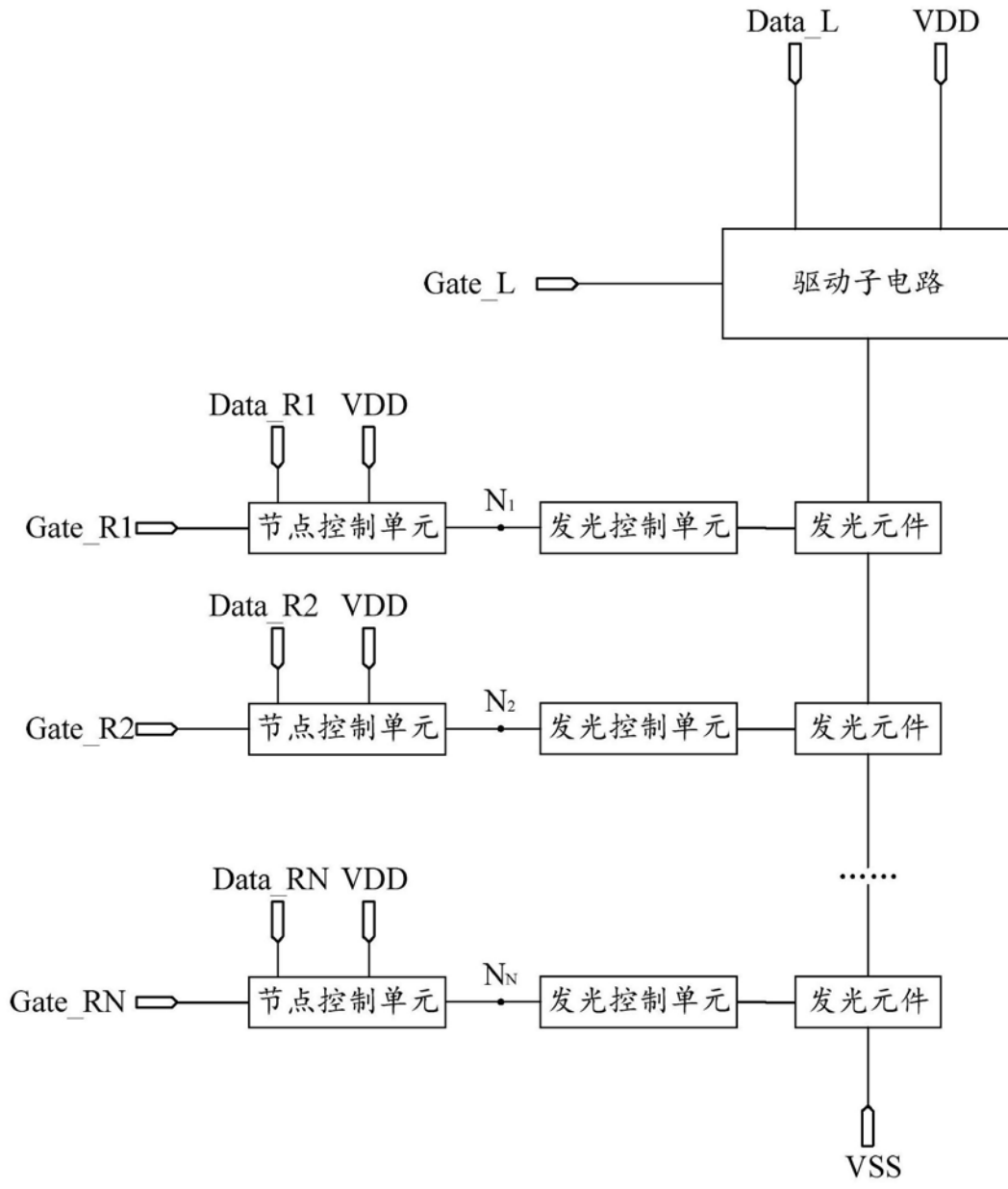


图6

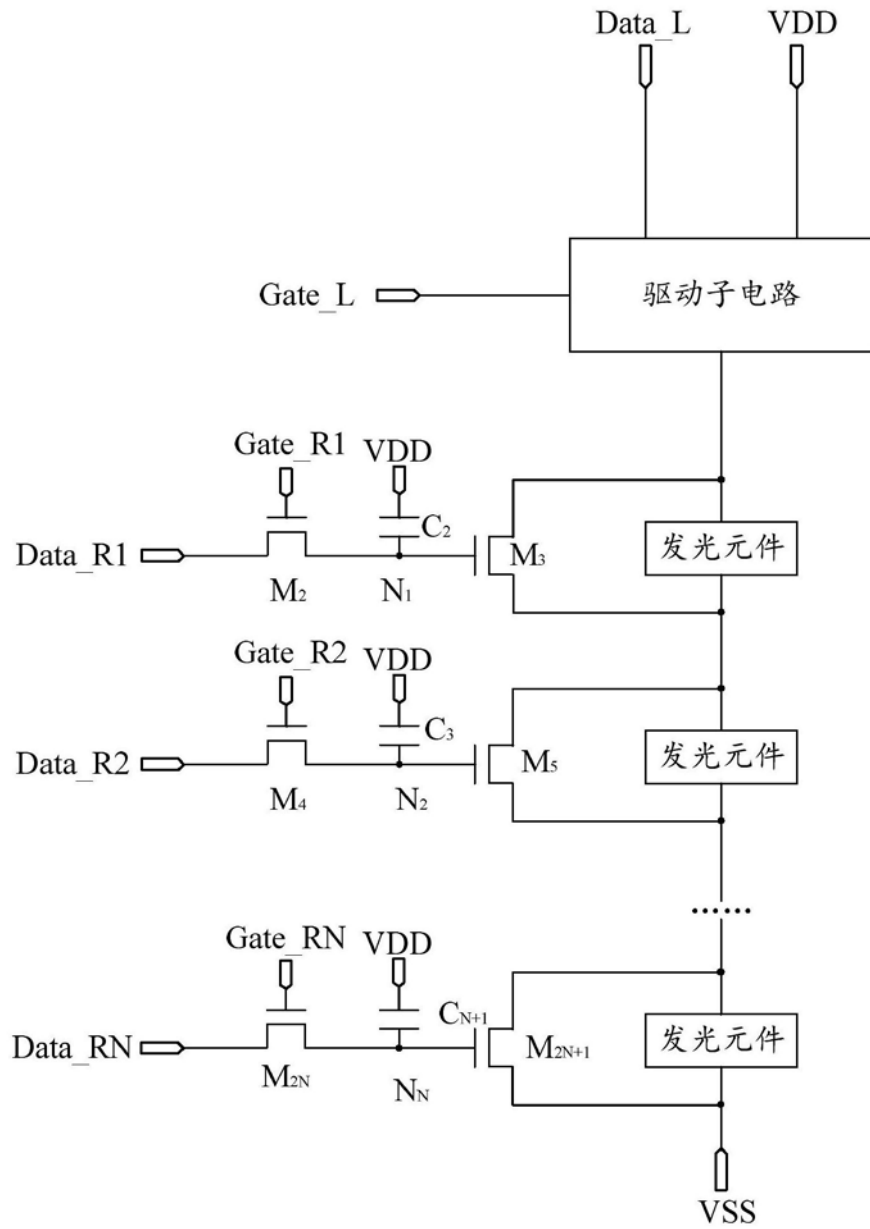


图7



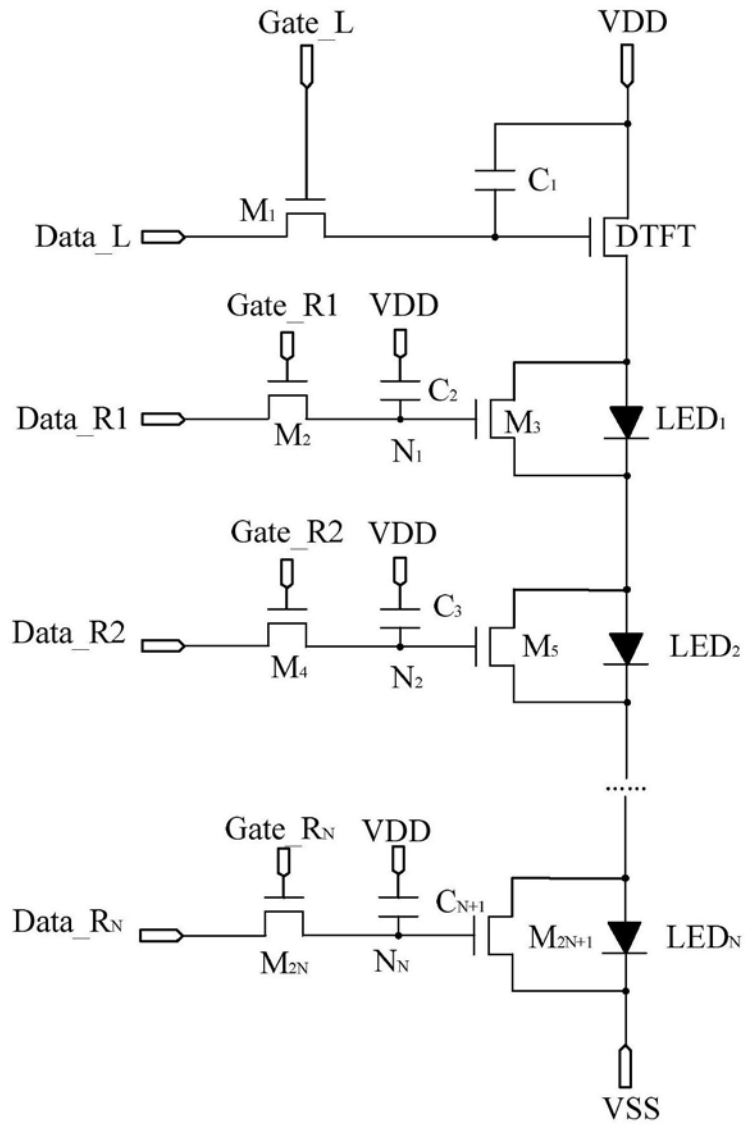


图8



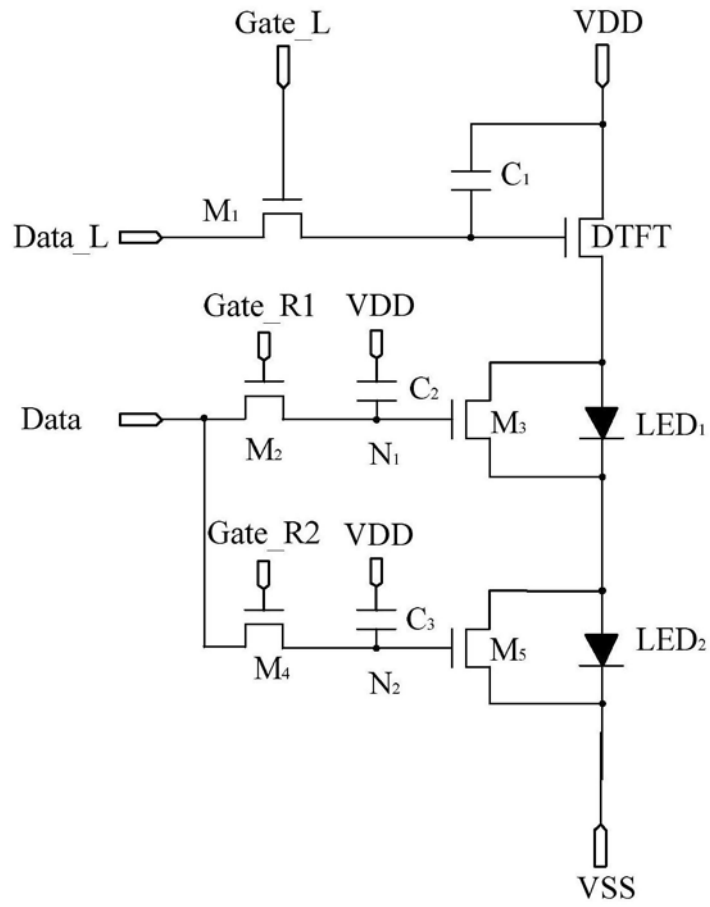


图10

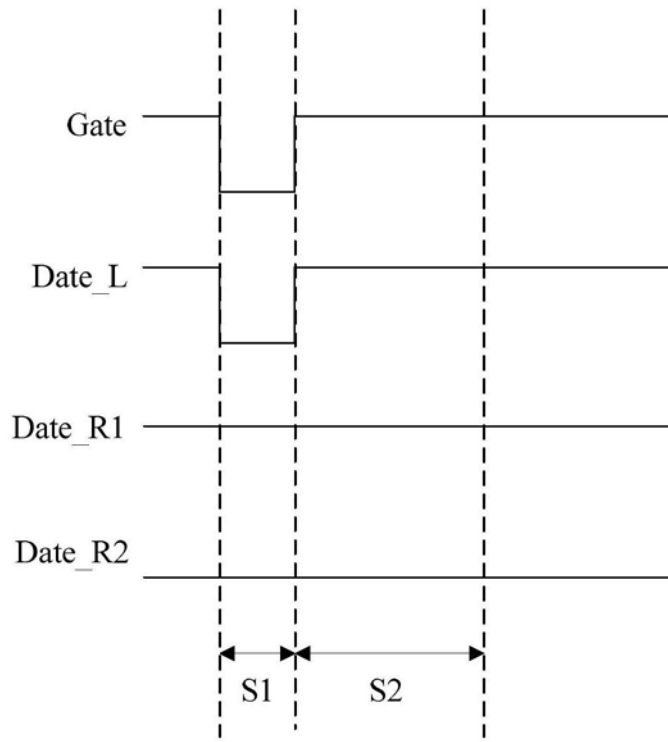


图11A

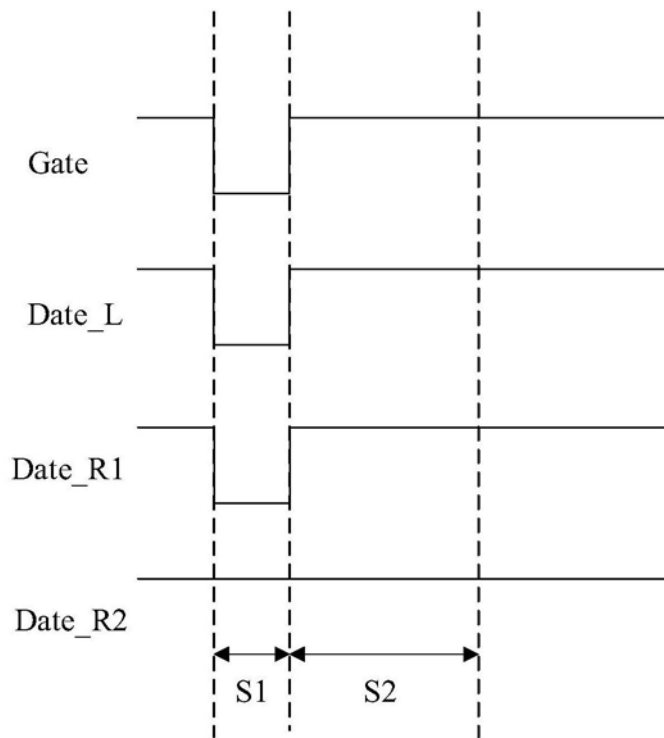


图11B

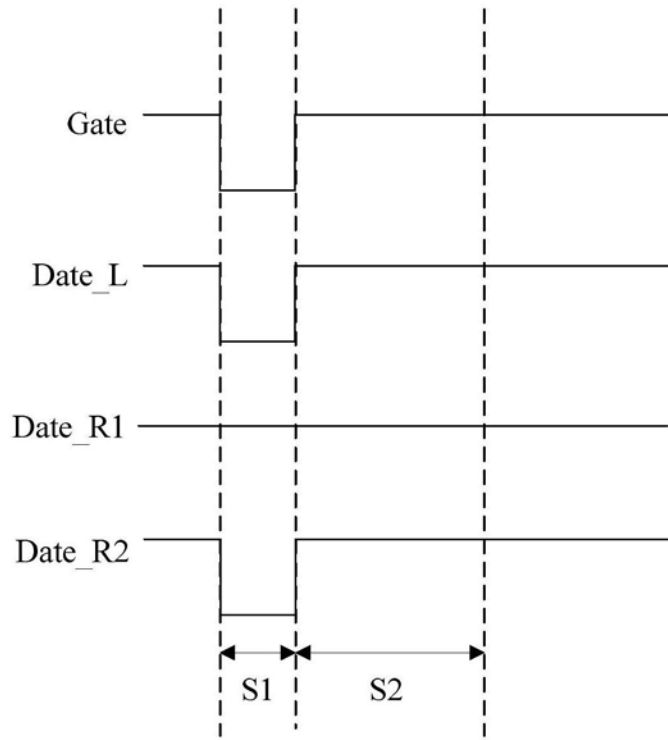


图11C

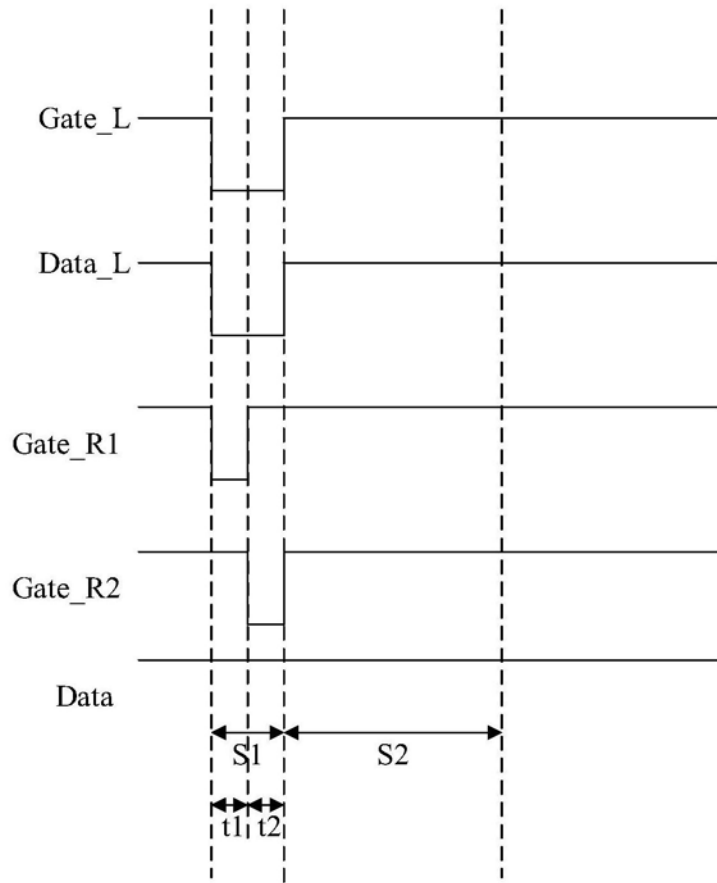


图12A

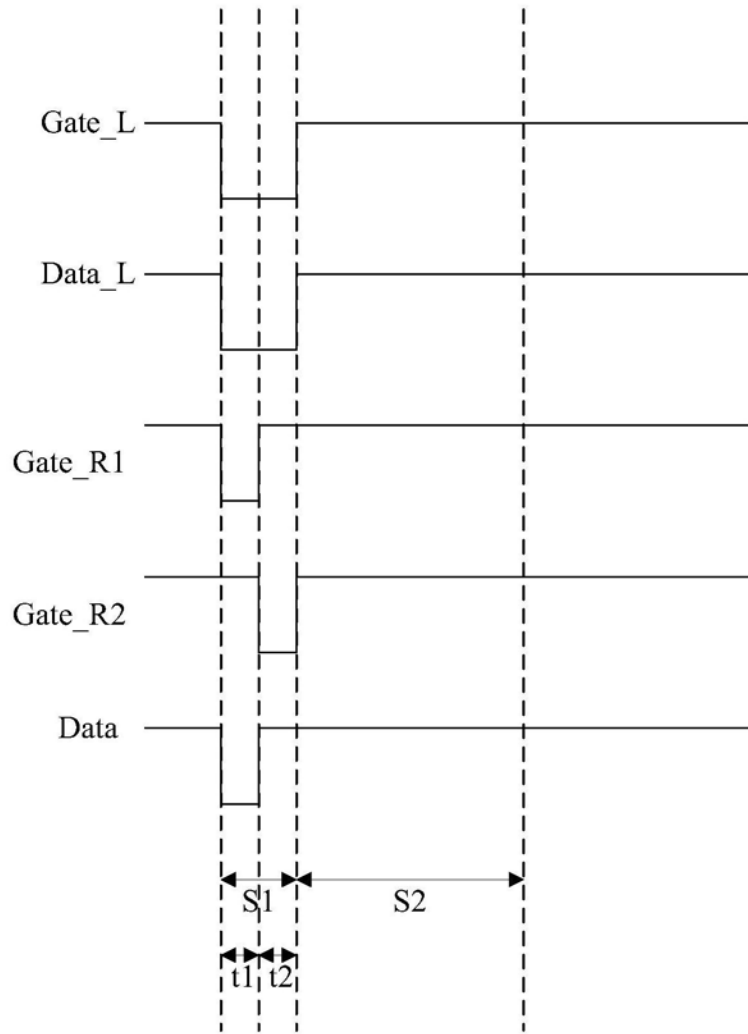


图12B

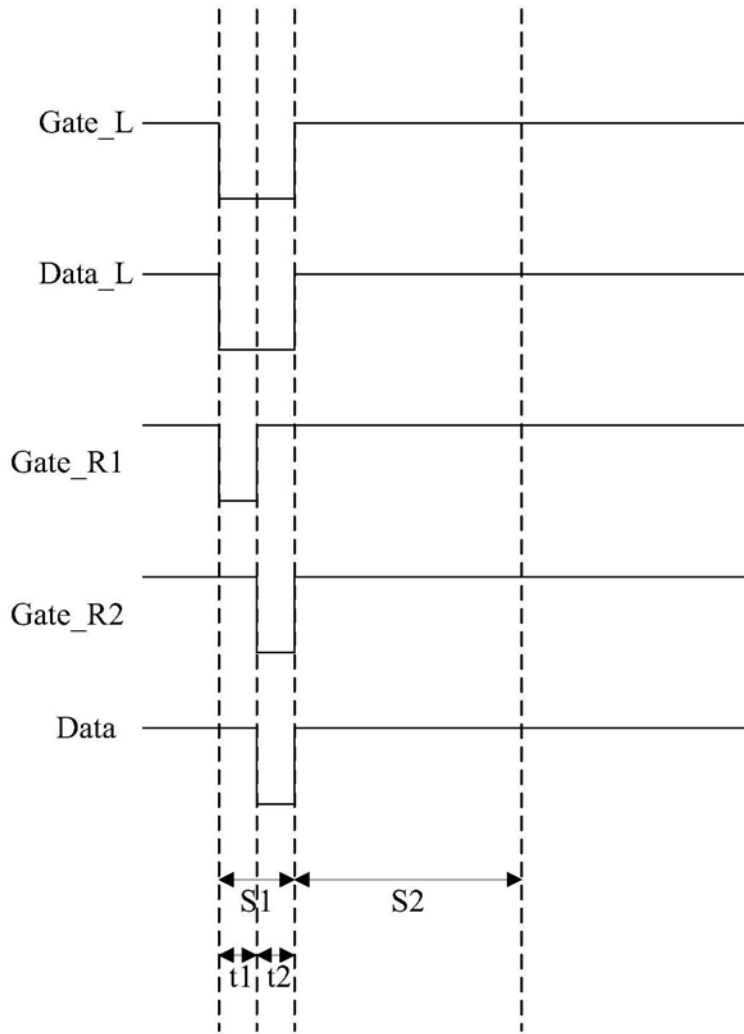


图12C

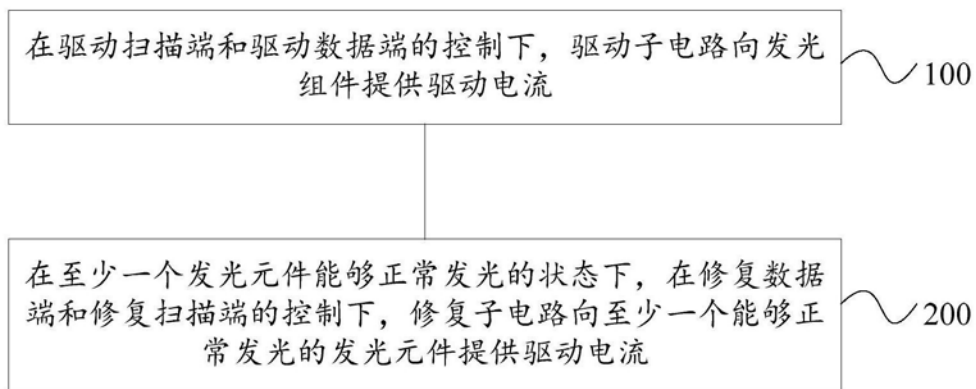


图13



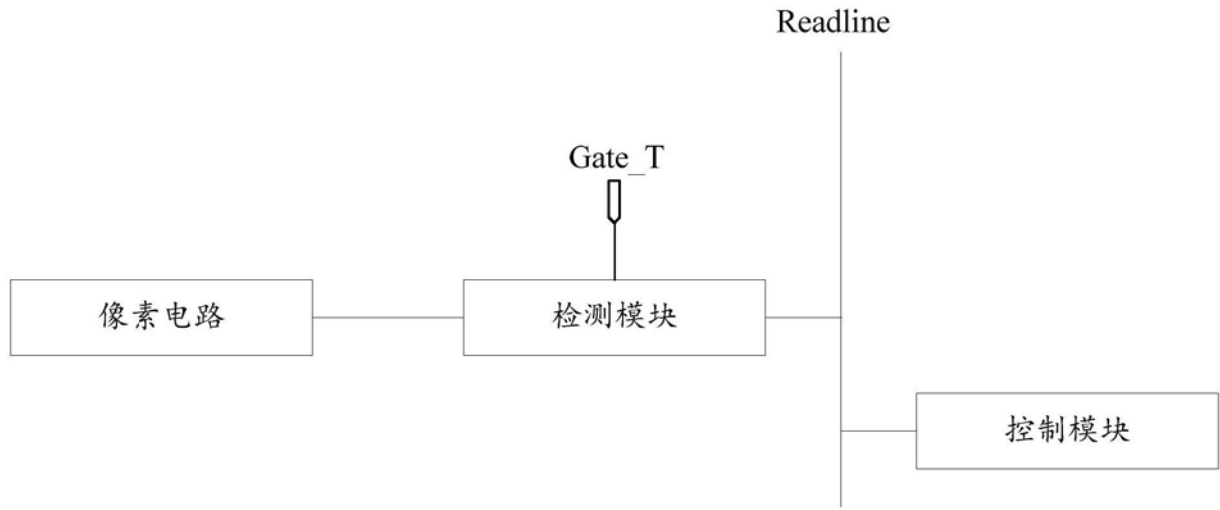


图14

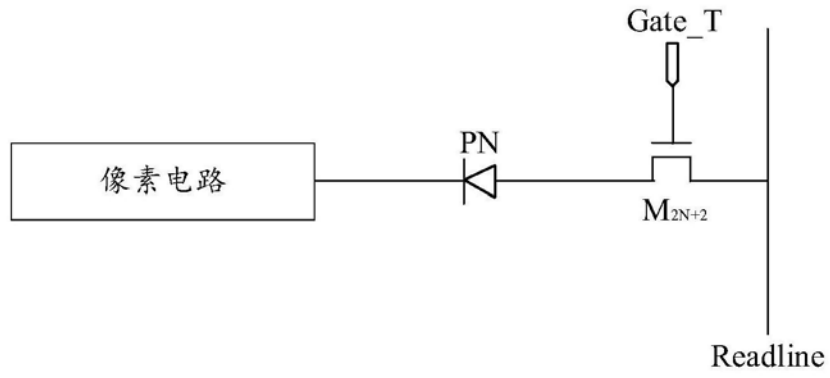


图15

专利名称(译)	一种像素电路及其驱动方法、显示装置		
公开(公告)号	<a href="#">CN110136637A</a>	公开(公告)日	2019-08-16
申请号	CN201910398881.X	申请日	2019-05-14
[标]申请(专利权)人(译)	京东方科技集团股份有限公司		
申请(专利权)人(译)	京东方科技集团股份有限公司		
当前申请(专利权)人(译)	京东方科技集团股份有限公司		
[标]发明人	刘冬妮 玄明花 岳晗 肖丽 陈亮 陈昊		
发明人	刘冬妮 玄明花 岳晗 肖丽 陈亮 陈昊		
IPC分类号	G09G3/32		
CPC分类号	G09G3/32 G09G2310/0264		
代理人(译)	解婷婷 曲鹏		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

一种像素电路及其驱动方法、显示装置，其中，像素电路包括：驱动子电路、修复子电路和发光组件，发光组件包括：N个串联的发光元件；驱动子电路，分别与驱动扫描端、驱动数据端、第一电源端和发光组件连接，用于在驱动扫描端和驱动数据端的控制下，向发光组件提供驱动电流；修复子电路，分别与修复扫描端、修复数据端、第一电源端和发光组件连接，用于在至少一个发光元件能够正常发光的状态下，在修复扫描端和修复数据端的控制下，向至少一个能够正常发光的发光元件提供驱动电流；发光组件还与第二电源端连接。本申请提供的像素电路提升了显示产品的显示品质，进而提高了显示产品的良品率。

